



7. Übungsblatt

Lösen Sie die folgenden Aufgaben:

- i) Führen Sie *alle* besprochene Änderungen an Ihrer Komponente `Imm` für die Immediate-Werte aus.
- ii) Implementieren Sie eine vollständige Testbench für Ihre Immediate- und Decode-Komponente.
- iii) Synthetisieren alle bisher implementierten Module, erstellen Sie einen Schaltplan mit Vivado. Überprüfen Sie insbesondere die RAM-Komponente. Diese sollte nach Möglichkeit BlockRAMs verwenden.
- iv) Bauen Sie den Datenpfad der CPU. Verwenden Sie dazu die Architekturdarstellung von Ripes. Im Prinzip erstellen Sie eine Strukturbeschreibung und verwenden die schon erstellten Komponenten.
- v) Implementieren Sie einen einfachen Kontrollpfad mit Hilfe eines Moore-Automaten wie besprochen. Überlegen Sie sich die notwendigen Zustände für Ihre Architektur (z.B. `Fetch`, `Execute`, `WriteRegs` und `UpdatePC`). Erzeugen Sie Kontrollsignale um R-Type und I-Type

